

ФЕДЕРАЛЬНОЕ АГЕНТСТВО ПО ОБРАЗОВАНИЮ

Государственное образовательное учреждение высшего профессионального образования

**«МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ ИНСТИТУТ РАДИОТЕХНИКИ,  
ЭЛЕКТРОНИКИ И АВТОМАТИКИ (ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ)»**

"УТВЕРЖДАЮ"

Декан факультета электроники

\_\_\_\_\_ Ю.К. Фетисов

«\_\_\_» \_\_\_\_\_ 200\_\_ г.

"СОГЛАСОВАНО"

Председатель учебно-методической  
комиссии по специальности

\_\_\_\_\_ Ю.К. Фетисов

«\_\_\_» \_\_\_\_\_ 200\_\_ г.

**РАБОЧАЯ ПРОГРАММА**

Дисциплина **«Системы автоматизированного проектирования»**

Специальность **200100 - «Микроэлектроника и твердотельная электроника»**

Специализация **210106 - "Диэлектрические материалы и структуры электронной техники"**

Очная форма образования

Составлена на основании Государственных требований к минимуму содержания и уровню подготовки инженера по специальности **200100.**

(Шифр по ГОСу)

Факультет: «Электроника»

Кафедра: «Физика конденсированного состояния (ФКС)»

Объем учебной нагрузки и виды отчетности

Число часов	Очное отделение
Лекции	18
Лабораторные занятия	54
Практические занятия (семинары)	0
Самостоятельная работа студентов	63
ВСЕГО (часов)	140
Курсовые проекты и работы (номер семестра)	есть
Зачеты (номер семестра)	?
Экзамены (номер семестра)	?

Москва 2008 г.

## 1. ЦЕЛИ И ЗАДАЧИ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ, ЕЕ МЕСТО В УЧЕБНОМ ПРОЦЕССЕ

### 1.1. Цель изучения дисциплины.

Дать базовые знания в области работы с вертикально интегрированными системами автоматизированного проектирования сложных электронных компонентов и систем на современном научно-техническом уровне базовых технологий и базовых конструкций электронных компонентов.

#### **Студент должен знать:**

- общие принципы проектирования сложных технических систем;
- современную методологию проектирования СБИС;
- основные характеристики логического, схмотехнического, топологического и компонентного этапов проектирования;
- основные признаки классификации САПР и методология их построения;
- общие принципы, лежащие в основе разработок САПР для СБИС;
- принципы формирования математических моделей на этапах схмотехнического и логического проектирования в виде систем однородных дифференциальных уравнений и булевых уравнений;
- методы наихудшего случая и Монте-Карло как процедуры статистического анализа схмотехнического проектирования ИС.

#### **Студент должен знать и уметь использовать:**

- типовую архитектуру САПР и типовые маршруты проектирования СБИС в базисе основных разработчиков и поставщиков средств автоматизации проектирования изделий электронной техники (Cadence, Synopsys, Mentor Graphics и др.);
- структурный синтез, составление математической модели, анализ функционального покрытия, параметрическая оптимизация и статистический анализ;
- методы анализа математических моделей, используемых на этапах схмотехнического и логического проектирования.

#### **Студент должен иметь опыт:**

- программирования на языке высокого уровня HDL (VHDL или Verilog) для описания функционирования схемы или системы;
- использования возможностей вычислительной техники и программного обеспечения для автоматизации проектирования ИС;
- проектирования типовых примеров аналоговых и цифровых схем на основе современного инструментария САПР.

#### **Студент должен иметь представление**

- о принципе унификации в виде библиотек структурных компонентов, общих баз данных;
- о параметрической оптимизации компонентов схем как задаче нелинейного программирования с непрерывными переменными;
- о базовых технологических процессах изготовления СБИС с нормами проектирования 180 и 90 нм;
- об эффектах масштабирования при уменьшении норм проектирования.
- о переборных и эвристических методах и алгоритмов решения задач структурного синтеза.

### 1.2. Задачи изучения дисциплины.

- На лекциях сформировать у студентов базовые знания в области современных автоматизированных систем проектирования интегральных схем и систем на кристалле.
- На лабораторных занятиях привить практические навыки проектирования СБИС и использования систем проектирования на основе современных САПР с нормами проектирования 180 и 90 нм.
- В ходе самостоятельной работы научить студентов использовать информационные ресурсы, необходимые для проектирования СБИС на базе современных САПР.
- В комплексе подготовить специалистов, владеющих практическими навыками применения современных программных пакетов для проектирования СБИС.

1.3. Перечень дисциплин и разделов, знания которых требуются для изучения данной дисциплины (в соответствии с учебными планами факультета электроники МИРЭА):

- математика,
- информатика,
- метрология;
- химия;
- физика твердого тела;
- микросхемотехника;
- квантовая механика;
- электротехника и электроника;
- экспериментальные методы исследования и метрология;
- методы математического моделирования;
- основы технологии материалов;
- инженерная и компьютерная графика;
- стандартизация и сертификация;
- электроника и микропроцессорная техника;
- процессы микро- и нанотехнологий;
- физика полупроводников;
- материалы и методы нанотехнологии.

## 2. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

- 2.1. Эволюция проектирования ИС. Понятие иерархического проектирования и многоуровневых абстракций. Количественные оценки стоимости, надежности и быстродействия ИС.
- 2.2. Языки описания аппаратуры SystemC, Verilog и VHDL. Основные конструкции языка Verilog. Синтаксис. Иерархическое описание модулей. Поведенческие конструкции и блоки. Особенности разработки синтезируемых описаний аппаратуры. Примеры синтезируемых описаний цифровых устройств.
- 2.3. Топология ИС. Редакторы топологии. Символьная топология. Проверка соблюдения норм проектирования. Восстановление принципиальной электрической схемы.
- 2.4. Анализ линий связи и паразитных элементов. Параметры соединения. Модели электрических проводников. Линия передачи. SPICE-модели и методы расчетов паразитных эффектов.
- 2.5. КМОП-инвертор, как основа комбинационной логики, его параметры, методики расчета характеристик и моделирование. Базовые структуры ИЛИ-НЕ и И-НЕ. Семейства логических вентилях, применяемых в современных разработках ИС. Их особенности. Методики оптимизации быстродействия и потребляемой мощности.
- 2.6. Моделирование сложных логических схем. Функциональное моделирование на уровне логических элементов. Использование высоких уровней абстракции при моделировании. Типовые методики разработки топологии ИС. Концепция стандартных ячеек. Планирование топологии с использованием теории графов и путей Эйлера.
- 2.7. Принципы реализации функции памяти, применяемые в современной микроэлектронике. Ячейки памяти на основе последовательностных схем бистабильных триггеров. Защелки, основанные на мультиплекторе. Регистр бистабильных триггеров “master-slave”, управляемый фронтом. Статические RS-триггеры. Динамические защелки и регистры. Тактируемые схемы. Импульсные регистры. Регистры на усилителях считывания. Триггер Шмитта.
- 2.8. Схемотехника и проектирование систем на основе логических вентилях. Автоматизация проектирования как единственный способ разрешения проблем производительности и возрастающей сложности разработки ИС. Современные методы, применяемые для

выполнения больших проектов СБИС за ограниченный промежуток времени. Методологии проектирования, используемые на современном этапе производства ИС.

- 2.9. Описание характеристик комбинационных и последовательностных ячеек. Библиотеки элементов. Описание характеристик регистров.
- 2.10. Разработка заказных ИС. Методология проектирования на основе стандартных элементов. Скомпилированные элементы. Макроэлементы, IP-блоки. Методология проектирования, основанная на матрицах.
- 2.11. Синтез проекта. Синтез схем, логики и архитектуры.
- 2.12. Системы межсоединений и их влияние на функциональность и характеристики ИС. Уменьшение размеров элементов и рост влияния паразитных элементов межсоединений. Описание подходов для решения задачи минимизации их влияния на рабочие характеристики ИС. Оптимизация системы распределения питания и цепей ввода-вывода.
- 2.13. Временные диаграммы работы ИС. Характеристики и временные ограничения на порядок следования событий в последовательностных логических схемах. Синхронизация и тактирование сигналов. Эффекты защелкивания и перекоса фаз синхросигналов.
- 2.14. Верификация проекта. Проверка правил проектирования. Верификация временных характеристик. Функциональная верификация.
- 2.15. Основы языков VHDL и Verilog их применение для описания и разработки цифровых систем.
- 2.16. Особенности разработки цифровых схем для средств сбора и обработки данных. Основы разработки схем на основе ПЛИС.
- 2.17. Основы проектирования арифметических блоков. Сумматоры, устройства умножения и сдвиговые регистры. Понятие критического пути проекта. Анализ быстродействия и оптимизация цепей.
- 2.18. Приемочные испытания готовых микросхем. Проектирование ИС, предусматривающее возможность тестирования. Специальные приемы тестирования. Встроенный самоконтроль. Генерирование тестовых кодов. Модель неисправностей.

## 2. Распределение времени по темам дисциплины

№ темы	Отводимое время		
	Часов	№ недели	№ семестра
2.1. с	1	1	?
2.2.	1	2	
2.3.	1	3	
2.4.	1	4	
2.5.	1	5	
2.6.	1	6	
2.7.	1	7	
2.8.	1	8	
2.9.	1	9	
2.10.	1	10	
2.11.	1	11	
2.12.	1	12	
2.13.	1	13	
2.14.	1	14	
2.15.	1	15	
2.16.	1	16	
2.17.	1	17	
2.18.	1	18	

**ВСЕГО часов — 18**

**2.2 ЛАБОРАТОРНЫЕ РАБОТЫ.**

№ п.п.	Наименование лабораторных работ	Время проведения		
		часы	№ недели	№ семестра
1	Основы проектирования аналоговых и цифровых схем на базе ПО Virtuoso компании Cadence. Графический редактор схем. Использование библиотек и модулей описания компонентов.	6	1	?
2	Основы проектирования аналоговых и цифровых схем на базе ПО Virtuoso компании Cadence. Моделирование работы схем на базе заданной библиотеки описания элементов. Анализ результатов моделирования.	6		
3	Основы проектирования аналоговых и цифровых схем на базе ПО Virtuoso компании Cadence. Основы языка SKILL для управления синтезом проекта.	6		
4	Основы проектирования аналоговых и цифровых схем на базе ПО Virtuoso компании Cadence. Параметрический анализ проекта и подготовка проекта к запуску в производство (Designer For Manufacturing, DFM). Статистический анализ параметров проекта для наилучшего случая (анализ по углам). Анализ методом Монте-Карло.	4		
5	Основы проектирования аналоговых и цифровых схем на базе ПО Virtuoso компании Cadence. Оптимизация проекта.	4		
6	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Основные инструменты программы IDE. Построение иерархического проекта.	4		
7	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Моделирование HDL-кода и проверка RTL-реализации.	4		
8	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Проектирование модуля памяти.	4		
9	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Создание и моделирование n-разрядного двоичного счётчика.	4		
10	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Компаратор. Переход от поведенческого кода к RTL-коду. Проектирование арифметико-логического устройства.	4		
11	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Создание и моделирование конечного автомата.	4		
12	Практикум по языкам проектирования аппаратуры Verilog или VHDL. Проектирование ИС калькулятора.	4		

**ВСЕГО часов — 54**

## 2.4. САМОСТОЯТЕЛЬНАЯ РАБОТА СТУДЕНТОВ.

## 2. Распределение времени по темам дисциплины

№ темы	Отводимое время		
	Часов	№ недели	№ семестра
2.1. с	1	1	8
2.2.	1	2	
2.3.	1	3	
2.4.	1	4	
2.5.	1	5	
2.6.	1	6	
2.7.	1	7	
2.8.	1	8	
2.9.	1	9	
2.10.	1	10	
2.11.	1	11	
2.12.	1	12	
2.13.	1	13	
2.14.	1	14	
2.15.	1	15	
2.16.	1	16	
2.17.	1	17	
2.18.	1	18	

## 2.4.1. ПРОЧИЕ ВИДЫ САМОСТОЯТЕЛЬНОЙ РАБОТЫ.

– Подготовка к лабораторным работам по конспектам и литературе (п.3), часов в неделю — 0,5.

## 2.4.2. Курсовые работы.

Объем в часах — 36.

Время выдачи задания (*семестр, неделя*) — ?

Срок сдачи (*семестр, неделя*) — ?

Примерные темы курсовых работ (разработка алгоритма работы устройства и маршрута проектирования, разработка программного кода описания работы схемы на языке HDL, тестирование работы на симуляторе, проектирование ИС в базисе инструментария САПР Cadence, Synopsys, Mentor Graphics):

1. Проект мультиплексора.
2. Проект схемы управления модулем СЭ памяти.
3. Проект дешифратора адреса.
4. Проект АЛУ.
5. Проект конечного автомата с заданным алгоритмом работы.
6. Проект модуля памяти FIFO с заданными характеристиками.
7. Проект двоичного синхронного счетчика.

ВСЕГО ЧАСОВ ПО РАЗДЕЛУ 2.4 — 63.

### 3. УЧЕБНО-МЕТОДИЧЕСКИЕ МАТЕРИАЛЫ ПО ДИСЦИПЛИНЕ

#### 3.1. Основная литература

1. Рабаи Ж.М., Чандракасан А., Николич Б. Цифровые интегральные схемы. / Пер. с англ. – М.: ООО «И.Д. Вильямс», 2007. – 912 с.

#### 3.2. Дополнительная литература:

2. Немудров В., Мартин Г. Системы-на-кристалле. Проектирование и развитие. /– М.: Техносфера, 2004. – 216 с.
3. Казеннов Г. Г. Основы проектирования интегральных схем и систем /– М.: БИНОМ. Лаборатория знаний, 2005. – 295 с.
4. Перельройзен Е.З. Проектируем на VHDL. / - М.: СОЛОН-Пресс, 2004. – 448 с.
5. Стемпковский А.Л., Семенов М.Ю. Основы логического синтеза средствами САПР Synopsys с использованием Verilog HDL: Учебное пособие. / М.: МИЭТ, 2005. – 140 с.
6. Технология, конструкции и методы моделирования кремниевых интегральных микросхем : в 2 ч. / М.А. королев, Т.Ю. Крупкина, М.А. Ревелева ; под ред. Ю.А. Чаплыгина. – М.: БИНОМ. Лаборатория знаний. Ч.1 : Технологические процессы изготовления кремниевых интегральных схем и их моделирование. - 2007. – 387с.
7. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика. / Под ред. В.И. Эннса. – М: Горячая линия-Телеком. – 2005. – 454 с.

#### 3.3. Пособия и методические указания:

- Давитадзе С.Т., Певцов Е.Ф. Основы проектирования схем с цифровыми сигнальными процессорами // Методические указания по выполнению лабораторных работ. Московский государственный институт радиотехники, электроники и автоматики (технический университет). М.: МИРЭА 2006, 32 с.
- Певцов Е.Ф., Смирнов Н.А. Проектирование цифровых схем на основе ПЛИС // Методические указания по выполнению лабораторных работ. Московский государственный институт радиотехники, электроники и автоматики (технический университет). М.: МИРЭА 2006, 32 с.
- Индришенок В.И., Кузнецов В.В., Певцов Е.Ф. Изучение архитектуры и основ программирования микроконтроллеров // Методические указания по выполнению лабораторных работ. Московский государственный институт радиотехники, электроники и автоматики (технический университет). М.: 2003, 32 с.

#### 3.4. Электронные учебники, пособия, задачки, методические указания и т.д., использование информационных ресурсов.

- <http://www.eks.fel.mirea.ru>
- <http://xilinx.com>
- <http://www.plis.ru>
- <http://www.cadence.com>
- <http://www.solvnet.com>.

### 4. ИСПОЛЬЗОВАНИЕ СРЕДСТВ ТСО.

Использование технических средств для проведения лекций:  
Проектор, ПК.

### 5. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОГО ПРОЦЕССА.

- Лаборатории каф. ФКС с лабораторными стендами (6 рабочих мест).
- Компьютерный класс ф-та электроники (12 рабочих мест с ПК Pentium 3).
- Компьютерный класс каф. ФКС (10 рабочих мест с ПК Pentium 4).
- Университетские пакеты САПР СБИС компаний Cadence, Synopsys, Mentor Graphics, Xilinx.

.....

Рабочую программу составил *доцент Певцов Е.Ф.* \_\_\_\_\_

Рабочая программа обсуждена на заседании кафедры «Физика конденсированного состояния»

«\_\_\_\_» \_\_\_\_\_ 2008 г.

Заведующий кафедрой \_\_\_\_\_ чл.-корр. РАН А.С. Сигов