

Техническое оснащение Центра проектирования: Специальное ПО

САПР Mentor Graphics

Пакеты ПО для обучения специалистов по проектированию ИС на базе САПР Mentor Graphics

- IC Nanometer Bnd SW физическое проектирование и верификация субмикронных аналого-цифровых СБИС;
- Design Verification & Test Bnd SW комплекс программ для функциональной верификации СБИС, включающий: а) планирование системы верификации на этапе определения спецификации системы; б) верификацию архитектурных решений на системном уровне с помощью моделирования на языках высокого уровня C++, SystemC, SystemVerilog; в) автоматическую генерацию тестовых программных модулей (testbench automation) системного и RTL уровня на языках C++, SystemC, SystemVerilog, TLM, VHDL, Verilog; г) иерархическую детализацию блоков до уровня RTL с возможностью моделирования "смешанных" систем, представленных моделями разного уровня абстракции – C++, SystemC, SystemVerilog, VHDL, Verilog, TLM; д) программно-аппаратную верификацию (виртуальное прототипирование); е) статическую и динамическую формальную верификацию проекта по мере его продвижения от системного уровня, до RTL и далее до вентиляционного уровня; ж) синтез и моделирование описаний семантических свойств элементов (assertion-based verification) и оптимизацию функционального покрытия (coverage driven verification); з) преимущественную ориентацию на промышленные стандарты в области языков и форматов данных; и) использование IP-блоков для верификации стандартных подсистем PCI, USB, AMBA, SCSI и др.

Пакеты ПО для обучения специалистов по проектированию печатных плат на базе САПР Mentor Graphics

- PADS bnd SW: комплексное маршрутное проектирование систем на печатных платах, включающее схемотехнический редактор, средства размещения и трассировки, функционального моделирования, инструменты анализа сигналов, наводок, электромагнитной совместимости и средства для подготовки производства;
- PCB Expedition Bnd SW: набор программных средств, ориентированный на разработку плат с высокоскоростными (до 15 ГГц) цепями, интегрированный с маршрутом проектирования FPGA, и поддерживающий технологии высокоплотных межсоединений (HDI), скрытых микропереходов (microvia), встроенных компонентов, гибких и полугибких печатных плат, современных многовыводных корпусов СБИС всех типов.