**Материалы VII Международной научно-технической конференции,
23 – 27 ноября 2010 г.**

МОСКВА INTERMATIC – 2 0 1 0, часть 3 МИРЭА

ВНЕДРЕНИЕ СРЕДСТВ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ СБИС В УЧЕБНЫЙ ПРОЦЕСС НА ФАКУЛЬТЕТЕ ЭЛЕКТРОНИКИ

© 2010 г. А.О. БАЛБЕКОВ, А.А. ШНЯКИН

Московский государственный институт радиотехники, электроники и автоматики
(технический университет)

Введение

В соответствии с современными стандартами, обучение основным навыкам работы со специализированными инструментами автоматизированного проектирования ИС является необходимым компонентом образования по специальностям электроники и наноэлектроники. Для решения этой задачи в университете организовано новое структурное научно-образовательное подразделение «Центр проектирования интегральных схем, устройств наноэлектроники и микросистем». Комплекс оборудования и программное обеспечение Центра позволяют выполнять полноценные проекты СБИС, СнК и систем в корпусе на современном уровне. Они включают в себя полный спектр инструментов разработки микроэлектронных устройств, от симуляторов до редакторов топологии. Наша работа посвящена решению задачи создания цикла лабораторных работ, позволяющих на наглядных примерах выполнить полный цикл проектирования ИС: от ее функционального описания до комплекта масок для изготовления в заданном базисе библиотек стандартных элементов. В практикуме использовался набор инструментов, входящий в состав специализированного пакета САПР Combined IC & Systems (разработчик – Cadence Design Systems, США).

Маршрут проектирования цифровых интегральных схем

Полный маршрут проектирования цифровых интегральных схем включает в себя следующие основные этапы: написание RTL кода, отладка кода (Nclaunch и SimVision), логический синтез (Encounter RTL Compiler), проверка топологии на соответствие технологическим ограничениям (Assura), извлечение паразитных параметров (Virtuoso), смешанное моделирование (Virtuoso). Рассмотрим эти инструменты по отдельности. Изложение построено таким образом, чтобы на конкретном примере последовательно охватить все этапы создания проекта.

Nclaunch и SimVision

Разработка сложных цифровых устройств с помощью только схемотехники трудоемка и неэффективна, для решения этой проблемы были разработаны языки описания аппаратуры. При помощи этих языков можно быстро описать функционирование устройства. В данном ключе Nclaunch можно считать первым этапом в маршруте разработки.

Nclaunch – набор программ для работы с языками описания аппаратуры: VHDL и Verilog. Nclaunch позволяет создавать и редактировать исходные коды, проверять их синтаксис на наличие ошибок. Работа Nclaunch тесно связана с SimVision – мощной средой моделирования, куда отправляются результаты трансляции кода для последующего анализа работоспособности. SimVision позволяет строить временные диаграммы сигналов устройства, генерировать приблизительную RTL-схему, отлаживать код и многое другое.

Encounter RTL Compiler

Encounter RTL Compiler (RC) — это средство для разработки сложных интегральных схем. Этот инструмент дополняет инструментарий Cadence и позволяет создавать большие логические и физические связанные структуры. В общем случае RC — средство для синтеза и оптимизации RTL схем (логический синтез). Для работы с синтезируемой схемой RC использует интерфейс командной строки, Выходными данными RC является RTL-схема (в виде списка соединений элементов - netlist'a) и список ограничений проекта(площадь, занимаемая на кристалле, разветвленность по выходу и д.р.). Эти данные используются средствами физического синтеза для автоматической генерации топологии. Результаты могут быть представлены и также в графическом виде (принципиальная схема).

SoC Encounter

Encounter – средство физического синтеза, являющееся основным инструментом полузаказного проектирования. Позволяет проводить автоматическое размещение библиотечных ячеек, рассчитывать систему питания и размещать ее на кристалле, рассчитывать систему тактирования схемы («тактовые деревья»). Encounter может производить автоматическую трассировку всей или части схемы с учетом требований технологических ограничений(Design Rule Constraints, DRC).

Virtuoso

Virtuoso – самый объемный из имеющихся продуктов Cadence. Включает в себя: схемный редактор для разработки схемотехнических решений, редактор топологии для создания библиотечных ячеек и заказных блоков, средства для экстракции паразитных параметров, средства моделирования. Virtuoso позволяет работать как с цифровыми, так и с аналоговыми схемами, анализировать результаты работы на других этапах проектирования.

Assura – интегрированная в Virtuoso программа для работы с топологией ИС , она создана для анализа проекта на соответствие технологическим нормам производства (DRC), а так же для экстракции паразитных параметров.

Spectre и UltraSim – интегрированные в Virtuoso средства моделирования, они используются для получения текстовых и графических данных о работе устройства на физическом уровне. Позволяют анализировать работу схемы, как в нормальных, так и в экстремальных условиях, создавать сложные сценарии моделирования, отслеживать изменение различных параметров.

Virtuoso может быть как первым так и последним этапом разработки. Выходными и выходными данными Virtuoso являются различные виды netlist'ов и масок. Результат работы в этой программе должен иметь законченный вид, готовый для отправки на производство.

Технические библиотеки

Работа многих инструментов САПР основана на данных технических библиотек, которые поставляются фабриками производителями микросхем. В этих библиотеках учтены все технологические нюансы и их влияние на работу схем и процесс проектирования. В использовании библиотек заключается универсальность современных САПР. Они не привязаны к конкретной технологии и позволяют легко переходить к более новым нормам проектирования. В данный момент работа ведется на учебных библиотеках GSCLib Cadence с технологической нормой 180 нм.

Заключение

В «Центре проектирования интегральных схем, устройств наноэлектроники и микросистем» установлены последние версии программного обеспечения Cadence и созданы все условия для его освоения. Самостоятельно изучить возможности Cadence – сложная задача т.к. руководство пользователя занимает не одну тысячу страниц, разобраться во всем без посторонней помощи за реальные сроки обучения невозможно. Разработанный курс лабораторных работ позволяет на простых примерах понять основные принципы и получить навыки разработки интегральных схем.